

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

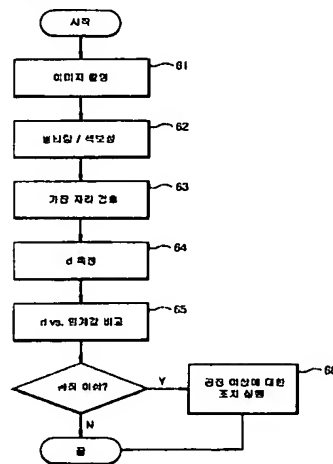
(11)Publication number: 1020010044250 A
(43)Date of publication of application: 05.06.2001(21)Application number: 1020010003761
(22)Date of filing: 26.01.2001
(51)Int. Cl: H01L 21/66(71)Applicant: CHOI, BYUNG KON
(72)Inventor: CHOI, BYUNG KON

(54) APPARATUS AND METHOD FOR INSPECTING SEMICONDUCTOR WAFER

(57) Abstract:

PURPOSE: A method for inspecting a semiconductor wafer is provided to prevent many defects occurring in the wafer and to prevent yield from being decreased, by mounting an automatized vision apparatus to inspect the state of eliminated photoresist at the edge of the wafer in real time.

CONSTITUTION: A semiconductor wafer is horizontally placed on a spin chuck. The spin chuck is spun to rotate the semiconductor wafer. At least one image is taken by using an image device for taking an image of the edge of a semiconductor wafer, separately located in the upper portion of the edge of the semiconductor wafer. The image is analyzed. The result of the analysis is used to determine whether a process is normal.



COPYRIGHT 2001 KIPO

Legal Status

Date of final disposal of an application (20030512)

Patent registration number (1004038620000)

Date of registration (20031020)

Number of trial against decision to refuse (2003101002300)

Date of requesting trial against decision to refuse (20030613)

NOT AVAILABLE COPY



특 2001-0044250

AVAILABLE COPY

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷ (11) 공개번호 특2001-0044250
H01L 21/66 (43) 공개일자 2001년06월05일

(21) 출원번호 10-2001-0003761
(22) 출원일자 2001년01월26일
(71) 출원인 최병곤
서울특별시 서초구 잠원동 대림아파트 6-906
(72) 발명자 최병곤
서울특별시서초구잠원동대림아파트6동906호
(74) 대리인 이지연

심사청구 : 있음

(54) 반도체 웨이퍼 검사 장치 및 그 방법

요약

본 발명은 반도체 제작 공정에 관한 것으로, 좀 더 상세하게는 반도체 제작 공정중 웨이퍼 가장자리 부분의 포토레지스트를 제거한 후, 그 제거 상태를 실시간으로 검사하는 방법 및 장치에 관한 것으로, 회전척과, 상기 척위에 수평으로 놓이면서 상기 척에 의해 회전하는 반도체 웨이퍼와, 지지대에 의해 상기 반도체 웨이퍼 가장자리의 상부에 이격되어 위치하면서 상기 반도체 웨이퍼 가장자리를 촬상하는 적어도 하나 이상의 촬상 장치를 포함하여 구성된다.

도표도

도5

명세서

도면의 간단한 설명

- 도 1은 일반적인 사진 현상 공정의 플로우차트.
- 도 2는 웨이퍼 가장자리에 남아 있는 포토레지스터와 비드를 보여주는 단면도.
- 도 3은 웨이퍼 가장자리의 포토레지스트 및 비드가 정상적으로 제거된 형태를 보여주는 상면도.
- 도 4는 웨이퍼 가장자리의 포토레지스트 및 비드가 비정상적으로 제거된 형태를 보여주는 상면도.
- 도 5는 본 발명의 일 실시예인 장치를 보여주는 사시도.
- 도 6은 촬상된 이미지를 데이터로 처리하여 분석하는 알고리즘 과정을 보여주는 플로우차트.
- 도 7은 반도체 웨이퍼 상에 나타난 촬상 지점의 일 실시예.

<도면의 주요 부분에 대한 설명>

- 51: 웨이퍼 회전 트럭 본체
- 52: 스프인 척
- 53: 웨이퍼
- 54: 비전 장치
- 55: 비전 장치 지지대
- 56: 전송 케이블
- 57: 분석 소프트웨어가 장착된 컴퓨터

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반도체 제작 공정에 관한 것으로, 좀 더 상세하게는 반도체 제작 공정중 웨이퍼 가장자리 부분의 포토레지스트를 제거한 후, 그 제거 상태를 실시간으로 검사하는 방법 및 장치에 관한 것이다.

반도체 칩은 많은 단계를 거쳐 제작된다. DRAM의 MOSFET을 제작하기 위해서 필요한 공정을 간단히 설명하면, 먼저 실리콘 기판위에 게이트(gate) 산화막으로 사용될 SiO₂층을 성장시킨 다음, 게이트로 사용될 폴리실리콘(polysilicon) 층을 그 위에 성장시키고 워드 라인(word line), 소스(source) 및 드레인(drain)을 만들기 위해서 사진 현상 공정(Photolithography), 불순물 주입 공정(Implanting) 및 에칭(Etching)

공정을 거치게 한다.

상기 공정 중 사진 현상 공정은 패턴 형태를 가진 마스크(Mask)를 반도체 웨이퍼 상에 위치시키고, 빛을 통과시켜 마스크 하부의 포토레지스트(Photoresist)에 그 형태를 옮기는 작업을 말한다. 반도체 소자 제작 공정의 상당 부분을 차지하는 중요한 공정으로 수율(yield)에 직접적인 영향을 끼치는 공정이라 할 수 있다. 따라서, 이 공정은 포토레지스트를 코팅하는 단계부터 최종 현상까지 정밀성 및 무결점성을 요구한다.

도 1은 일반적인 사진 현상 공정의 플로우차트를 나타내는 도면이다.

먼저, 웨이퍼는 포토레지스트가 산화막 등의 표면에 잘 접착되도록 HMDS(Hexamethyldisilane) 처리를 한다(11). 그 다음 웨이퍼를 일정 온도로 냉각하고(12), 포토레지스트를 도포하여 웨이퍼의 회전 원심력에 의해 상부 전면에 균일하게 퍼지도록 한다(13). 포토레지스트가 도포된 후, 용제를 증발시키고 동시에 회전력으로 인해 발생한 포토레지스트 내부의 응력을 완화시키기 위해 70~90도 정도로 약 0.5~30분간 초벌 구이(Soft bake)를 행한다(14). 초벌 구이가 끝나면 일정 온도로 식힌 뒤(15), 웨이퍼 가장자리의 포토레지스트를 제거하는 EBR(Edge Bead Removal) 공정을 거치면(16), 노광 전 단계가 완료된다. 그 후 마스크(Mask)를 정렬하고 노광(exposure) 공정(17) 및 현상(develop) 공정(19)을 행하면서 웨이퍼 상에 패턴을 형성하게 된다. 또한, 웨이퍼 가장 자리의 포토레지스트 제거를 좀 더 확실하게 하기 위해서 노광 공정 중이나 그 후에, WEE(Wafer Edge Exposure) 공정을 거칠 수 있다(18). 패턴 형성 후, 현상된 감광막의 잔여 용액을 제거함과 동시에 접착력을 향상시키기 위한 재벌 구이(post-bake)를 거치게 된다(20).

포토레지스트는 일반적으로 점성을 가진 액상 형태로 스펀 코터(spin coater) 장비에서 회전하는 웨이퍼 상에 공급되며 웨이퍼의 회전에 따른 원심력에 의해 기판 가장자리 부분까지 퍼지면서 코팅되게 된다. 웨이퍼는 디스크 형태의 회전 척(chuck)상에 놓여지는데, 이 척의 직경은 웨이퍼의 직경보다 적은 것이 일반적이다. 웨이퍼가 위에 놓여지면 척은 진공을 이용하여 웨이퍼 뒷면을 단단하게 붙드는 형태이다.

포토레지스트가 도포된 웨이퍼를 마스크에 의해 노광시킬 때, 노광은 웨이퍼의 척 영역에서 이루어지므로, 빛을 받는 부분의 화학결합이 깨어져 단위분자로 분리되어 녹는 양성 포토레지스트를 사용하는 경우에는 척 영역이 아닌 가장자리 부분의 포토레지스트는 노광이 이루어지지 않아 현상 후에도 그대로 남게 된다. 또한, 이상적인 상황이라면 웨이퍼에 코팅된 포토레지스트는 균일한 두께로 코팅되고 그 이상의 과다 용액은 웨이퍼 가장자리에서 원심력에 의해 웨이퍼에서 튀겨져 나와 코터 벽면에 뿌려지게 될 것이다. 하지만 실제로는 이 과다 용액 중 일부가 웨이퍼 가장자리 및 뒷면(backside)에 비드(bead) 형태로 묻혀져 남게 된다. 도 2는 웨이퍼(21) 가장자리에 남아 있는 포토레지스터(22)와 웨이퍼 뒷면에 만들어진 포토레지스터 비드(23)를 보여주는 단면도이다.

문제는 롤럼프 등의 이송 기구가 웨이퍼를 이송시킬 때, 접촉하는 부분이 웨이퍼 가장자리라는 점이다. 따라서, 웨이퍼 가장자리에 포토레지스트가 남아 있다면, 상기의 접촉에 의해 웨이퍼 가장자리의 포토레지스트들이 벗겨져 나와 공정상 파티클로 작용하고, 결국 칩에 불량을 일으키게 한다. 이런 이유로 포토레지스트의 도포 후, 용제를 뿌려 가장자리의 포토레지스트를 녹여 없애는 사이드 린스(Side Rinse)나 EBR(Edge Bead Removal) 공정을 행하게 된다. 또한, 좀 더 확실한 제거를 위해서 양성 포토레지스트인 경우, 별도로 가장자리를 노광시켜 포토레지스트를 제거하는 WEE(Wafer Edge Exposure) 공정을 추가로 행할 수도 있다. WEE 공정을 간단히 설명하면, 단부에 광원이 장착된 노광기가 직선 운동하면서, 먼저 웨이퍼 플랫존에 대한 노광이 이루어지고, 다음으로 광케이블이 고정된 상태에서 회전척이 1회전 또는 2회전하면서 링 타입의 웨이퍼 가장자리에 연속적으로 노광을 행한다. 이 노광 후 현상 공정을 거치면 현상액에 노광된 가장자리 부분도 제거되도록 하는 것이다.

도 3은 가장자리의 포토레지스트 및 비드가 제거된 이상적인 형태의 웨이퍼를 보여주는 상면도이다. 이상적인 형태란 웨이퍼 가장자리에서 일정한 폭(d)으로 포토레지스트가 제거된 것을 말한다.

그런데, 만약 상기 공정 중 포토레지스트 제거가 일정하게 되지 않은 경우, 가령 웨이퍼가 척에 올릴 때나 그 이후에 척의 회전 중심과 웨이퍼 중심이 정확하게 정렬이 되지 않은 경우에는 감광막 제거가 균일하게 되는 것이 아니라 도 4처럼 불균일한 형태로 제거 될 수 있다. 도시된 상태는 하나의 예로써, 제거 공정시 웨이퍼 회전이 불균일함으로 인해 오른쪽 편은 지나치게 많은 면적이 벗겨진 반면에, 왼쪽은 제대로 노출되지 않았기 때문에 발생한 현상이다. 웨이퍼의 포토레지스트는 원편에 쏠려 있는 형태이고, d의 폭이 2의 폭보다 좁은 형상이다. 이러한 회전 불균형은 기계 장치의 결함이나 공정상의 불안정성에 의해 발생하는데, 이 경우 웨이퍼 오른쪽 가장 자리에 존재하는 칩들은 포토레지스트가 제대로 덮어주지 않은 상태이므로 후속 공정에서 원하지 않는 애청이 되기도 하고, 또한 웨이퍼 왼쪽 편의 포토레지스트는 전술한 이유로 파티클로 작용하여 전체적인 웨이퍼 공정 수율을 크게 저하시키는 원인으로 작용한다.

따라서, 웨이퍼 가장자리의 포토레지스트 제거가 제대로 되었는지를 살펴보는 검사단계가 반드시 필요하며, 종래에는 이 검사 단계가 현상 공정이 완료된 후, 또는 제품 완성 후에 실시되었다. 가령, 현상 작업이 완료된 로트(lot)를 샘플링하여 광학 현미경을 이용해 작업자가 육안으로 웨이퍼 가장자리를 검사하거나, 또는 제품 완성 후에 전기적 테스트를 통해 웨이퍼 가장자리의 불량칩의 분포를 확인하는 방식이었다.

그러나 이러한 종래의 검사 방법은 실시간 검사가 아니라 시간 지연형 방식의 수작업 형태이므로, 불량을 발견했을 경우에는 이미 많은 웨이퍼들이 동일한 상태로 작업된 후이다. 따라서, 해당 런(run)을 거친 웨이퍼 전체가 불량일 되었을 확률이 높아지고, 또한 작업자의 육안 검사의 불확실성으로 인해 정확한 공정 관리를 기대하는 것도 어렵게 된다.

따라서, 이러한 지연형 수작업 검사의 문제점을 개선할 필요성이 강하게 대두되고 있다.

본명이 이루고자하는 기술적 과제

본 발명은 상기와 같은 문제점을 해결하고자 하는 것으로, 반도체 웨이퍼 가장자리의 상태를 활상 장치로 활상하여 그 이미지를 분석 알고리즘에 따라 분석함으로써 공정 이상 유무를 결정하는 자동화된 장치 및



방법을 제공하는 것을 그 목적으로 한다.

본 발명은 상기의 장치와 방법을 통하여 정확하면서도 빠른 검사를 실시간으로 할 수 있도록 함으로써, 공정 이상이 발생하면 즉시 이를 발견하고 재조정하도록 하여 반도체 공정 수율을 향상시키는 것을 또 다른 목적으로 한다.

본 발명은 특히, 웨이퍼 가장자리의 포토레지스터 제거 상태를 검사함에 있어 상기와 같은 자동화된 장치 및 방법을 이용함으로써 공정 수율을 향상시키는 것을 또 다른 목적으로 한다.

본 발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명의 검사 장치는, 회전 척과, 상기 척위에 수평으로 놓이면서 상기 척에 의해 회전하는 반도체 웨이퍼와, 지지대에 의해 상기 반도체 웨이퍼 가장자리의 상부에 이격되어 위치하면서 상기 반도체 웨이퍼 가장자리를 할상하는 적어도 하나 이상의 할상 장치를 포함하여 구성된다. 또한, 본 발명은 반도체 웨이퍼 가장자리의 포토레지스터 제거 상태를 검사하는 방법은, 반도체 웨이퍼 가장자리의 포토레지스터를 제거하는 단계와, 상기 반도체 웨이퍼를 회전척에 수평으로 놓는 단계와, 상기 회전척을 회전시켜 반도체 웨이퍼를 회전시키는 단계와, 상기 반도체 웨이퍼 가장자리의 상부에 이격되어 위치하면서 상기 반도체 웨이퍼 가장자리를 할상하는 할상 장치를 이용하여 적어도 하나 이상의 가장자리 이미지를 할상하는 단계와, 상기 할상된 이미지에서 포토레지스터와 반도체 웨이퍼 가장자리의 거리차를 알는 단계와, 상기 거리차를 미리 설정된 임계값 영역과 비교하는 단계와, 상기 비교에 의해 거리차가 임계값 영역을 벗어날 경우 공정 이상으로, 벗어나지 않을 경우 공정 이상 없음으로 결정하는 단계를 포함하여 구성된다.

이하, 도면을 참조하여 본 발명을 상세히 설명한다.

도 5는 본 발명이 구현된 장치의 일 실시예를 나타낸 사시도이다. 웨이퍼 회전 트랜스 본체(51) 내부에, 회전하는 스펀 척(52)이 장착되고 웨이퍼(53)는 스펀 척 상부에 수평으로 놓여지게 된다. 또한 웨이퍼 가장자리에 위치하면서 웨이퍼 가장자리의 상태를 할상하여 형성된 이미지를 분석 소프트웨어가 장착된 분석 장치(57) 등으로 케이블(56)이나 기타 전송 통로를 통해 전송하는 할상 장치, 또는 비전 장치(54) 및 이 비전 장치를 지지하고 이동시키는 지지대(55)가 도시되어 있다.

본 발명은 전송한 공정인 EBR이나 WEE 후 그 즉시 포토레지스터 제거 상태를 살피는 것으로서, 일단 가장자리의 포토레지스터가 제거된 웨이퍼는 현상 공정을 전후 해서 상기 장치의 스펀 척 위에 놓여진다. 그 다음 스펀 척을 이용하여 웨이퍼를 일정 속도로 회전시키면, 비전 장치가 도시된 웨이퍼 가장자리의 위치에서 웨이퍼 상면을 순간적으로 할상하게 된다. 비전 장치는 일반적으로 사용되는 카메라 등도 가능하지만 장치의 소형화를 위해서는 내시경 타입의 광화이버 형 광학 현미경을 사용할 수도 있으며, 또한 할상된 화상 데이터를 분석하는 컴퓨터 등의 분석 장치(57)에 인터페이스 되어 이미지를 상기 분석 장치로 전송하여야 한다.

도 6은 할상된 이미지를 데이터로 처리하여 분석하는 알고리즘 과정을 보여주고 있다. 먼저, 비전 장치(54)가 웨이퍼 가장자리의 이미지를 할상(61)하여 분석 장치로 전송, 입력하면, 분석 장치는 알고리즘에 따라 이미지를 필터링하고 색보정을 행하는 등 일반적인 화상 처리 절차를 거쳐서(62), 웨이퍼 가장자리와 포토레지스터 가장자리를 판별하고(63) 그 폭(도 3의 d)을 측정한다(64). 측정된 폭은 설정된 임계값과 비교되고 난 뒤(65), 비교 결과가 임계값을 넘어가면 공정에 결함이 있는 것으로 판단하여 분석 장치 스스로, 또는 이에 연결된 제어 장치에 의해 공정 이상에 대한 조치를 취한다(66). 공정 이상에 대한 조치는, 가령 경보 등을 발령하여 작업자에게 알리거나 또는 자동적으로 라인을 정지시키면 되는데, 라인이 정지하면 원인이 된 기계적인 불안정성이나 공정 결함을 보정하는 보정 절차(calibration)를 즉시 거치게 함으로써, 후속되는 많은 웨이퍼들이 동일한 공정 결함상황에서 작업되는 것을 방지하게 된다.

상기 할상 이미지를 분석하는 방법을 좀 더 상세히 설명하면 다음과 같다. 입력된 할상 이미지는 이미지 분석 알고리즘을 이용하여 웨이퍼 가장자리 끝부분과 포토레지스터 끝부분을 구분하고 그 폭을 측정한다. 즉, 미리 설정한 임계치 또는 에러치 내부에 포함되는 정도인지를 파악하여 공정 이상 유무를 결정한다. 예를 들어, EBR이나 WEE공정 등에서 제거된 포토레지스터 폭이 2mm 정도라고 할 때, 사전에 임계치를 $\pm 10\%$ 로 설정하면, 할상된 이미지에서 분석된 값이 1.9mm ~ 2.1mm 내에 들어올 경우에는 공정이상이 없는 것으로 판단하고, 값이 상기 범위 바깥의 값으로 판단될 경우에만 공정 이상으로 판단하게 된다. 상기 임계치는 공정 조건 및 정밀도에 따라 자유롭게 조절될 수 있다.

본 발명에서는 하나의 할상 이미지만으로도 공정 이상 유무 파악이 가능하지만, 두 개 이상의 이미지를 사용하면 상황을 좀 더 정확하게 감지할 수 있다. 하나의 이미지만을 사용하는 경우, 웨이퍼는 굳이 회전시킬 필요가 없으며 정지 상태로 할상해도 된다. 하지만, 이 때는 할상 장비가 포토레지스터의 치우침이 잘 드러나지 않는 부분을 찍을 수도 있으며, 이렇게 되면 이상이 있음에도 불구하고 이를 감지하지 못하고 넘어가게 된다. 따라서 이러한 문제를 방지하기 위해서는 소정 각도로 떨어져 있는 다수 개의 웨이퍼 가장자리 이미지들을 할상, 분석해야 한다. 그리고 할상된 이미지를 중 어느 하나의 측정값이라도 임계치를 벗어나는 것이라면 공정 이상이라고 판단하면 된다.

다수 개의 가장자리 이미지를 할상하는 방법은, 도 5처럼 하나의 고정된 비전 장치가 웨이퍼 가장자리 상부에 위치한 후, 웨이퍼를 일정 속도로 회전시키면서 할상할 수도 있고, 또는 다수 개의 비전 장치를 미리 웨이퍼 가장자리들에 소정 간격으로 위치시키고 웨이퍼는 정지한 상태, 또는 약간만 회전시키면서 할상할 수도 있다. 또는 비전 장치가 트랜스를 따라 회전하면서 할상하는 방법도 가능하다.

웨이퍼를 회전시키면서 다수 개의 이미지를 할상할 때는 360°를 등분하여 할상할 수 있도록 할상 시간 간격을 일정하게 하는 것이 바람직하다. 가령, 일초에 1회전하는 웨이퍼에 대해 하나의 비전 장치로 초당 6회 할상할 경우, 60°간격마다 할상하는 것이므로 포토레지스터가 한쪽으로 약간 치우쳐진 경우에도 정확하면서도 비교적 빠른 시간내에 감지해 낼 수 있다. 도 7은 6개의 할상 지점인 P1~P6를 웨이퍼에 나타낸 한 실시예를 보여주는 것으로서, d1~d6를 측정하여 그 중 최소값 또는 최대값을 찾아내고, 두 값 중 어느 하나 이상이 임계치를 넘어가면 공정 이상이 있다고 판단하면 된다. 이 때, 플랫폰 영역인 P5에서



합상되는 이미지는 허공을 찍게 될 것이므로 분석 데이터에 포함되지 않도록 알고리즘을 작성해야 한다. 포토레지스터 제거가 잘못되는 경우, 보통 포토레지스터가 일방향으로 치우치는 형상이므로, 최대값과 최소값을 갖는 합상 지점은 대각선을 이루는 경우가 많다.

도 7은 하나의 예에 불과하며, 합상 및 분석에 소요되는 시간과 원하는 정확도 사이의 트레이드 오프(trade-off)를 고려하여 적절한 합상 이미지 갯수를 산출하여야 한다. 본 발명자의 실험에 의하면 대략 4~6개 정도의 이미지를 합상하여 그 이미지들을 분석하는 것이 가장 바람직하였다.

본 발명에 사용되는 트랙 장치는 기존의 스피너 코터 장치를 그대로 사용할 수 있다. 이 경우 단지 기존의 스피너 코터에 비전 장치만 장착하면 되며, 따로 새로운 장비를 제작해야 하는 부담을 없앨 수 있다. 단, 스피너 코터를 이용할 시에는 비전 장치 표면의 렌즈 등이 포토레지스트 용액이나 기타 오염원으로부터 오염될 수 있으므로 이를 방지하는 추가 장치가 필요할 수 있다. 간단한 추가 장치로는 셔터 동축 렌즈 앞부분(60)에 달아서, 합상 단계 외에는 이 셔터를 닫아 렌즈가 외기에 노출되지 않도록 하면 된다. 또 다른 방법으로는, 합상 단계 시에만 비전 장치를 트랙의 합상 위치로 오게 하고, 합상이 끝나면 지지대를 이용하여 비전 장치를 트랙과는 멀리 떨어진 위치로 옮기거나 또는 특별히 만들어진 벽면의 보호집내로 옮겨가도록 하여 오염원과 격리시킬 수도 있다. 도 5에서 비전 장치가 점선으로 표시된 위치(50)로 이동하거나, 또는 모듈 한쪽에 만들어진 보호집(59)내로 비전 장치가 이동된 모습의 한 예를 보여주고 있다. 도 5처럼 비전 장치는 트랙 옆면으로 이동할 수도 있고, 또는 트랙 상부로 수직 이동해서 높은 위치로 올라가 오염원과 떨어지도록 배치될 수도 있다.

발명의 효과

본 발명은 자동화된 비전 장치를 장착하여 웨이퍼 가장자리의 포토레지스터 제거 상태를 실시간으로 검사하는 것이므로, 기존 방식인 분리형 검사의 문제점인 검사 시간 지연과 그에 따른 불량 웨이퍼 발생 및 수율 저하를 방지할 수 있다.

또한, 종래의 육안 검사를 지양하고, 하드웨어 및 소프트웨어를 이용하여 자동화된 검사 방법을 채택함으로써 검사에 대한 신뢰성을 한층 향상시킬 수 있다.

또한, 본 발명을 구현하기 위해서 새로운 장비를 추가로 제작해야 하는 부담이 적으며, 기존에 사용되던 코터 장비들을 간단히 개조하면 되므로 설치 비용등에서도 유리하다.

당업자가 본 발명을 살펴보면, 본 발명이 웨이퍼 가장자리의 레지스터 제거 상태에 대한 검사뿐 아니라 웨이퍼 가장자리의 시각적 검사가 필요한 모든 분야에 응용될 수 있음을 쉽게 직감할 수 있을 것이다.

(57) 청구의 범위

청구항 1. 반도체 웨이퍼의 가장 자리 상태를 시각적으로 검사하는 장치에 있어서,

웨이퍼 지지대와,

상기 웨이퍼 지지대 위에 수평으로 놓이는 반도체 웨이퍼와,

상기 반도체 웨이퍼 가장자리의 상부에 이격되어 위치하면서 상기 반도체 웨이퍼 가장자리를 합상하는 적어도 하나 이상의 합상 장치를

포함하는 것을 특징으로 하는 반도체 웨이퍼 검사 장치.

청구항 2. 제1항에 있어서, 상기 웨이퍼 지지대는 회전 가능한 지지대인 것을 특징으로 하는 반도체 웨이퍼 검사 장치.

청구항 3. 회전하는 반도체 웨이퍼의 가장 자리 상태를 시각적으로 검사하는 장치에 있어서,

회전 척과,

상기 척위에 수평으로 놓이면서 상기 척에 의해 회전하는 반도체 웨이퍼와,

지지대에 의해 상기 반도체 웨이퍼 가장자리의 상부에 이격되어 위치하면서 상기 반도체 웨이퍼 가장자리를 합상하는 적어도 하나 이상의 합상 장치를

포함하는 것을 특징으로 하는 반도체 웨이퍼 검사 장치.

청구항 4. 제3항에 있어서, 상기 회전 척은 포토레지스터 코팅 장치의 회전 척인 것을 특징으로 하는 반도체 웨이퍼 검사 장치.

청구항 5. 제1항 내지 제3항에 있어서, 상기 합상 장치는 광 화이버 형 광학 현미경인 것을 특징으로 하는 반도체 웨이퍼 검사 장치.

청구항 6. 제1항 내지 제3항에 있어서, 상기 합상 장치의 합상부 앞면에는 개폐 가능한 셔터가 부착된 것을 특징으로 하는 반도체 웨이퍼 검사 장치.

청구항 7. 제3항에 있어서, 상기 합상 장치는 상기 지지대의 운동에 의해 웨이퍼 가장자리로부터 이동 가능한 것을 특징으로 하는 반도체 웨이퍼 검사 장치.

청구항 8. 제3항에 있어서, 상기 합상 장치는 상기 지지대에 의해 상기 합상 장치의 전면을 오염원으로부터 보호하는 보호집내로 이동 가능한 것을 특징으로 하는 반도체 웨이퍼 검사 장치.

청구항 9. 반도체 웨이퍼 가장자리를 검사하는 방법에 있어서,

반도체 웨이퍼를 회전척에 수평으로 놓는 단계와,

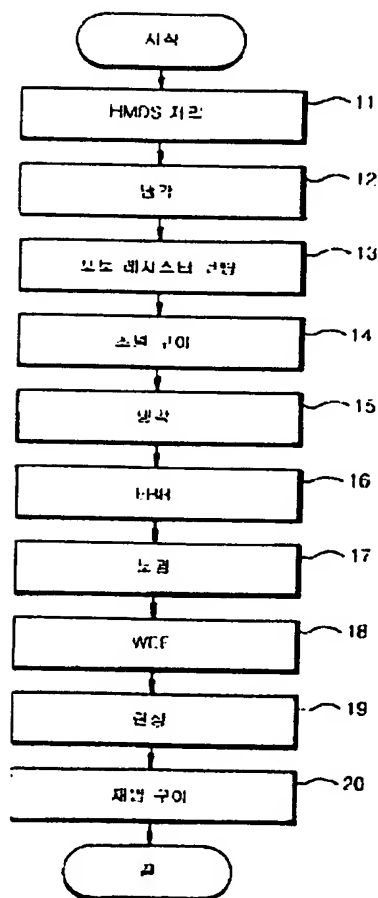
상기 회전축을 회전시켜 반도체 웨이퍼를 회전시키는 단계와,
 상기 반도체 웨이퍼 가장자리의 상부에 이격되어 위치하면서 상기 반도체 웨이퍼 가장자리를 촬상하는 촬상 장치를 이용하여 적어도 하나 이상의 가장자리 이미지를 촬상하는 단계와,
 상기 촬상된 이미지를 분석하는 단계와,
 상기 분석 결과를 이용하여 공정 이상 유무를 결정하는 단계를 포함하는 것을 특징으로 하는 반도체 웨이퍼 검사 방법.

청구항 10. 제9항에 있어서, 상기 촬상된 이미지를 분석하는 단계는 웨이퍼상의 포토레지스터 제거 상태가 일정한지를 분석하는 것을 특징으로 하는 반도체 웨이퍼 검사 방법.

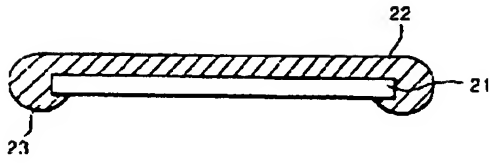
청구항 11. 반도체 웨이퍼 가장자리의 포토레지스터 제거 상태를 검사하는 방법에 있어서, 반도체 웨이퍼 가장자리의 포토레지스터를 제거하는 단계와,
 상기 가장자리의 포토레지스터가 제거된 반도체 웨이퍼의 적어도 하나 이상의 가장자리를 촬상하는 단계와,
 상기 촬상된 이미지에서 포토레지스터와 반도체 웨이퍼 가장자리와의 거리차를 얻는 단계와,
 상기 거리차를 미리 설정된 임계값과 비교하는 단계와,
 상기 비교에 의해 거리차가 기준값 영역을 벗어날 경우 공정 이상으로, 벗어나지 않을 경우 공정 이상 없음으로 결정하는 단계를 포함하는 것을 특징으로 하는 포토레지스터 제거 상태 검사 방법.

도면

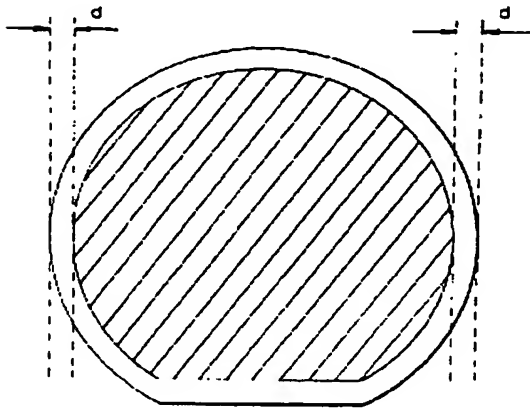
도면1



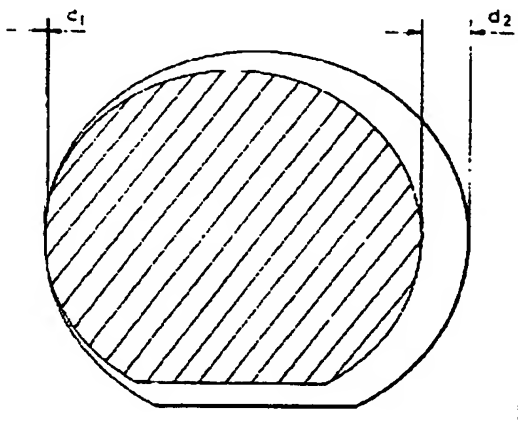
도 22



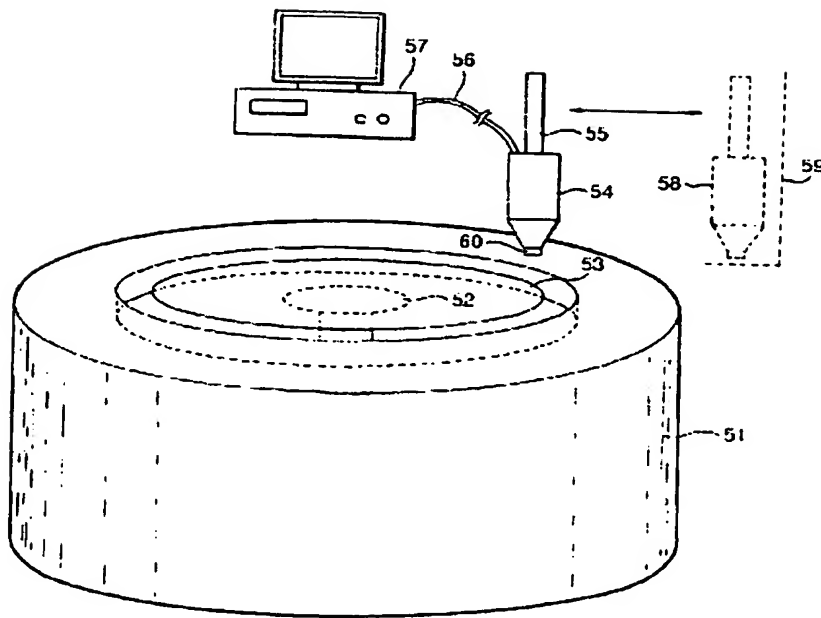
도 23



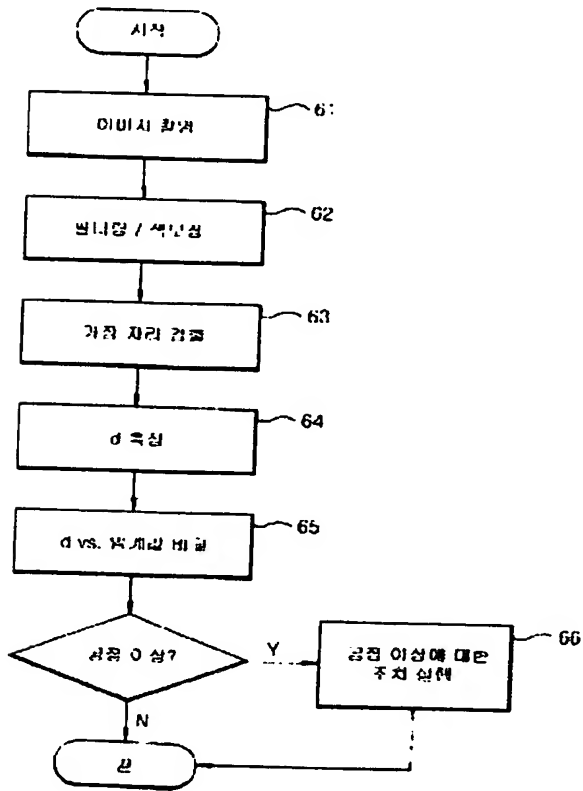
도 24



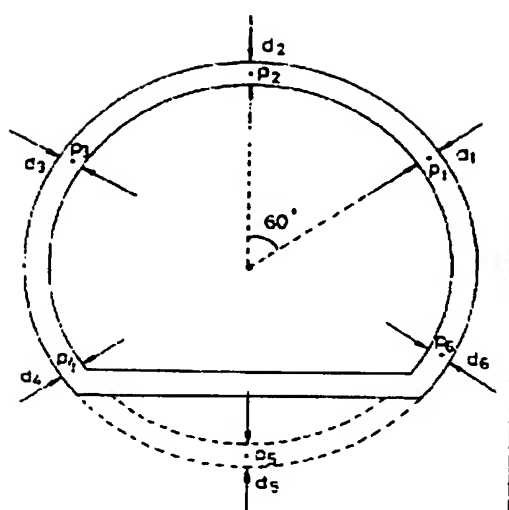
도 25



도 26



207



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.